

**AFC CIRCUIT**

Patent Number: JP9186731  
Publication date: 1997-07-15  
Inventor(s): ABE SHUNJI; URABE KENZO  
Applicant(s): KOKUSAI ELECTRIC CO LTD  
Requested Patent: ☐ JP9186731  
Application Number: JP19950344041 19951228  
Priority Number(s):  
IPC Classification: H04L27/22; H03J7/02; H03K9/02  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide an AFC circuit in which stable operation is made available without adjustment with an inexpensive configuration by solving a problem of necessity of an expensive conventional circuit and need for adjustment or the like and eliminating the need for an expensive voltage controlled oscillator.

**SOLUTION:** Quadrature detection is applied to a reception signal with a reception reference signal supplied from a fixed frequency oscillator 11 and an A/D converter 14 digitizes I and Q phase components respectively and a re-modulation section 17 modulates again discrimination data decided by a decision section 16 to generate a modulation wave replica signal. Based on the modulation replica signal, how much frequency offset is caused in the reception base band signal with respect to the replica in terms of an offset angular frequency and a complex rotator to cancel the detected offset angular frequency is multiplied with the reception signal to compensate the frequency offset in the AFC circuit.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-186731

(43) 公開日 平成9年(1997)7月15日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22			H 0 4 L 27/22	C
H 0 3 J 7/02		8119-5 J	H 0 3 J 7/02	
H 0 3 K 9/02			H 0 3 K 9/02	

審査請求 未請求 請求項の数2 O L (全 8 頁)

(21) 出願番号 特願平7-344041

(22) 出願日 平成7年(1995)12月28日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 安部 俊二

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

(72) 発明者 占部 健三

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

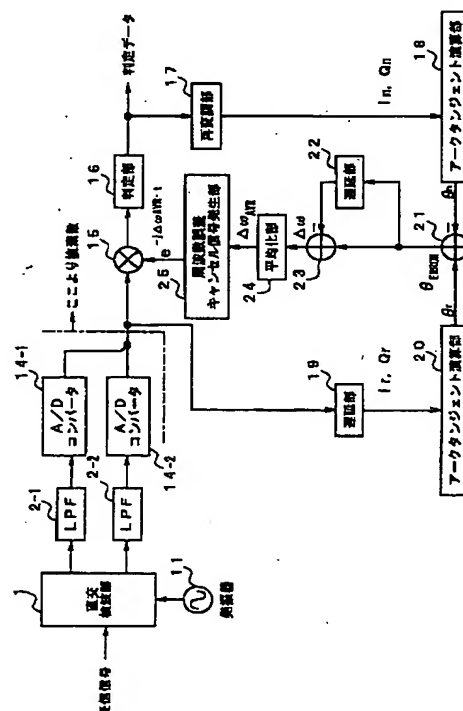
(74) 代理人 弁理士 船津 暢宏 (外1名)

(54) 【発明の名称】 AFC回路

(57) 【要約】

【課題】 従来の高価で調整等が必要であるという問題を解決し、高価な電圧制御発振器を不要とすることにより、安価な構成で且つ無調整で安定した動作が可能なAFC回路を提供する

【解決手段】 受信信号を固定周波数発振器11から供給される受信基準信号で直交検波し、I相成分とQ相成分をそれぞれA/Dコンバータ14でデジタル化して、判定部16で判定された判定データから再変調部17が再変調して変調波レプリカ信号を作成し、その変調波レプリカ信号を基準として、それに対し受信ベースバンド信号がどの程度周波数オフセットしているかをオフセット角周波数で検出し、検出されたオフセット角周波数を打ち消す複素回転子を受信信号に乗算することにより、周波数オフセットを補償するAFC回路である。



## 【特許請求の範囲】

【請求項1】 受信信号を検波し、互いに直交する同相成分（I相成分）を実数と、直交成分（Q相成分）を虚数とする複素数にて扱い、検波した信号をしきい値判定した結果から再変調を行って位相角を発生させ、前記再変調された信号に同期するよう遅延させた検波信号の位相角を発生させて前記兩位相角の位相誤差を求め、前記位相誤差から単位時間当たりの位相誤差の変化量を求め、更に前記変化量の平均値を求め、前記平均値から前記検波信号に対する周波数誤差をキャンセルする信号を発生させ、前記検波信号と前記周波数誤差をキャンセルする信号を複素乗算することを特徴とするAFC回路。

【請求項2】 受信基準信号を発生し外部に供給する発振器と、前記発振器が出力する互いに直交する2つの受信基準信号で受信信号を検波し、互いに直交するI相成分、Q相成分の二つの受信ベースバンド信号を出力する直交検波器と、前記二つの受信ベースバンド信号の帯域を制限する第一及び第二のLPFと、前記第一及び第二のLPF通過後の受信ベースバンド信号をA/D変換し、ディジタル値を出力する第一及び第二のA/Dコンバータと、前記第一及び第二のA/Dコンバータの出力するベースバンド信号の複素ディジタル値と入力される周波数誤差キャンセル信号との複素乗算を行った信号を出力する複素演算部と、前記複素演算後の信号をしきい値判定して判定データを出力する判定部と、前記判定データの再変調を行い、送信機変調波のレプリカ信号を発生する再変調部と、前記変調波のレプリカ信号のI相成分、Q相成分よりアークタンジェント演算を行い位相角を出力する第一のアークタンジェント演算部と、前記A/D変換後の受信ベースバンド信号を前記再変調部での再変調と同期するよう遅延させる第一の遅延部と、前記第一の遅延部から出力される受信ベースバンド信号のI相成分、Q相成分よりアークタンジェント演算を行い位相角を出力する第二のアークタンジェント演算部と、前記第一及び第二のアークタンジェント演算部より出力される位相角の減算を行い位相誤差を出力する第一の減算器と、前記位相誤差を一定時間遅延させる第二の遅延部と、前記第一の減算器より出力される位相誤差と前記第二の遅延部より出力される遅延後の位相誤差の減算を行い、単位時間当たりの位相誤差の増分又は減分を求め、その結果をオフセット角周波数として出力する第二の減算器と、前記オフセット角周波数を一定時間で平均化した平均化オフセット角周波数を出力する平均化部と、前記平均化オフセット角周波数を打ち消す複素回転子を周波数誤差キャンセル信号として上記複素乗算部に出力する周波数誤差キャンセル信号発生部を有することを特徴とするAFC回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、無線通信における

受信機等で用いられるAFC回路に係り、特に、安価な構成で且つ無調整で安定した動作が可能なAFC回路に関する。

## 【0002】

【従来の技術】 無線通信において送信器と受信機で使用する局部発振機が、製品のバラ付き、温度変化等の影響により送信搬送周波数と受信基準周波数間で周波数オフセット（誤差）を生じると著しく検波特性が劣化する。この周波数オフセットを補償する技術としてAFC（Auto Frequency Control）が知られている。

【0003】 これは、受信機側で送信機との周波数オフセット量を検出し、そのオフセット量に基づき受信基準周波数を補正し、送信搬送周波数と一致させる（以下、搬送波同期）ことにより実現するものである。そのオフセット検出、搬送波同期の自動制御を行うのがAFCである。

【0004】 従来のAFCの具体的方法としては、公知の技術としてコスタスループ法等がある。コスタスループ法では周波数オフセット量を検出する方法として様々な方式が提案されており、その方式により様々な形に変形されて使用されている。一例としては、受信信号を互いに直交する二つの受信基準信号で検波した同相成分（I相）と直交成分（Q相）の乗積をとりその出力を用いる方法がある。

【0005】 この方法を用いると、受信信号の搬送波位相と受信基準信号位相との位相差を $\Delta\theta$ とすると、周波数オフセット量が位相誤差信号 $\sin(2\Delta\theta)$ の形で得られるので、結果 $\sin(2\Delta\theta)$ を0となる様に制御すれば受信信号の搬送波位相と受信基準信号位相との位相差 $\Delta\theta$ を0にでき搬送波同期が確立できる訳である。

【0006】 次に、従来のAFC回路について、図3を用いて説明する。図3は、従来のAFC回路の一構成例を示すブロック図である。従来のAFC回路は、図3に示すように、直交検波器1と、2つのLPF 2-1、2-2と、周波数誤差検出部3と、ループフィルタ4と、電圧制御発振器（VCO）5とから構成されている。

【0007】 次に、従来のAFC回路の各部について説明する。直交検波器1は、受信信号を互いに直交する二つの受信基準信号で検波し、互いに直交する二つの信号である同相（I相）成分と直交（Q相）成分を受信ベースバンド信号として出力する回路である。

【0008】 LPF（Low Pass Filter）2-1、2-2は、それぞれ直交検波器1からのI相成分とQ相成分の受信ベースバンド信号の帯域を制限するフィルタである。周波数誤差検出部3は、LPF 2-1及びLPF 2-2から出力されている帯域制限されたI相及びQ相の受信ベースバンド信号の乗積をとることにより周波数オフセット量を位相誤差信号 $\sin(2\Delta\theta)$ の形で検出し、そのオフセット量に対応した電圧レベルを外部に供給す

る回路である。ループフィルタ4は、周波数誤差検出部3から出力される電圧レベルを入力し、平均化して雑音の影響を抑圧して出力する回路である。電圧制御発振器(Voltage Controlled Oscillator: VCO) 5は、ループフィルタ4が出力する平均化された電圧レベルを制御電圧として用い、その電圧レベルに応じた周波数を受信基準信号として外部に供給する回路である。

【0009】次に、従来のAFC回路の動作について、図3を使って説明する。従来のAFC回路の動作は、まず受信信号が直交検波器1に入力されて電圧制御発振器5から供給される受信基準信号により検波されて、I相成分とQ相成分が受信ベースバンド信号として出力され、それぞれLPF2-1、2-2で帯域制限されて出力される。

【0010】そして、I相成分及びQ相成分の受信ベースバンド信号は、共に周波数誤差検出部3に取り込まれ、受信信号の搬送波位相と受信基準信号位相との位相差を $\Delta\theta$ とすると、周波数オフセット量が位相誤差信号 $\sin(2\Delta\theta)$ の形で検出され、ループフィルタ24で雑音の影響の緩和のため適当な時間により平均化された後、電圧制御発振器5に帰還される。

【0011】ここで、周波数オフセットがある場合、周波数誤差検出部3で検出された位相誤差信号 $\sin(2\Delta\theta)$ はそのオフセット量に応じた電圧レベルになるので、電圧制御発振器5はその電圧レベルを制御電圧としオフセットがなくなる方向に基準周波数を変化させ周波数オフセットを減じていく。この制御が継続することにより有限の時点で周波数オフセットはほぼ0となる。

【0012】

【発明が解決しようとする課題】しかしながら、上記従来のAFC回路では、受信機にコストの高い電圧制御発振器5を用いるため、経済的に不利であるという問題点があった。

【0013】また、上記従来のAFC回路では、回路の大半をアナログ回路で構成するため、IC化が困難である場合が多く、またアナログ回路であるために経年変化や調整が必要であるという問題点があった。

【0014】本発明は上記実情に鑑みて為されたもので、高価な電圧制御発振器を不要とすることにより、安価な構成で且つ無調整で安定した動作が可能なAFC回路を提供することを目的としている。

【0015】

【課題を解決するための手段】上記従来例の問題点を解決するための請求項1記載の発明は、AFC回路において、受信信号を検波し、互いに直交する同相成分(I相成分)を実数と、直交成分(Q相成分)を虚数とする複素数にて扱い、検波した信号をしきい値判定した結果から再変調を行って位相角を発生させ、前記再変調された信号に同期するよう遅延させた検波信号の位相角を発生させて前記兩位相角の位相誤差を求め、前記位相誤差か

ら単位時間当たりの位相誤差の変化量を求め、更に前記変化量の平均値を求め、前記平均値から前記検波信号に対する周波数誤差をキャンセルする信号を発生させ、前記検波信号と前記周波数誤差をキャンセルする信号を複素乗算することを特徴としており、高価な電圧制御発振器を不要とし、安価な構成で且つ無調整で安定した動作を実現できる。

【0016】上記従来例の問題点を解決するための請求項2記載の発明は、AFC回路において、受信基準信号を発生し外部に供給する発振器と、前記発振器が出力する互いに直交する2つの受信基準信号で受信信号を検波し、互いに直交するI相成分、Q相成分の二つの受信ベースバンド信号を出力する直交検波器と、前記二つの受信ベースバンド信号の帯域を制限する第一及び第二のLPFと、前記第一及び第二のLPF通過後の受信ベースバンド信号をA/D変換し、デジタル値を出力する第一及び第二のA/Dコンバータと、前記第一及び第二のA/Dコンバータの出力するベースバンド信号の複素デジタル値と入力される周波数誤差キャンセル信号との複素乗算を行った信号を出力する複素演算部と、前記複素演算後の信号をしきい値判定して判定データを出力する判定部と、前記判定データの再変調を行い、送信機変調波のレプリカ信号を発生する再変調部と、前記変調波のレプリカ信号のI相成分、Q相成分よりアークタンジェント演算を行い位相角を出力する第一のアークタンジェント演算部と、前記A/D変換後の受信ベースバンド信号を前記再変調部での再変調と同期するよう遅延させる第一の遅延部と、前記第一の遅延部から出力される受信ベースバンド信号のI相成分、Q相成分よりアークタンジェント演算を行い位相角を出力する第二のアークタンジェント演算部と、前記第一及び第二のアークタンジェント演算部より出力される位相角の減算を行い位相誤差を出力する第一の減算器と、前記位相誤差を一定時間遅延させる第二の遅延部と、前記第一の減算器より出力される位相誤差と前記第二の遅延部より出力される遅延後の位相誤差の減算を行い、単位時間当たりの位相誤差の増分又は減分を求め、その結果をオフセット角周波数として出力する第二の減算器と、前記オフセット角周波数を一定時間で平均化した平均化オフセット角周波数を出力する平均化部と、前記平均化オフセット角周波数を打ち消す複素回転子を周波数誤差キャンセル信号として上記複素乗算部に出力する周波数誤差キャンセル信号発生部を有することを特徴としており、高価な電圧制御発振器を不要とし、安価な構成で且つ無調整で安定した動作を実現できる。

【0017】

【発明の実施の形態】請求項に係る発明について、その実施の形態を図面を参照しながら説明する。本発明に係るAFC回路は、受信信号を固定周波数発振器から供給される受信基準信号で直交検波し、I相成分とQ相成分

をそれぞれデジタル化して、判定された判定データから再変調して変調波レプリカ信号を作成し、その変調波レプリカ信号を基準として、それに対し受信ベースバンド信号がどの程度周波数オフセットしているかをオフセット角周波数で検出し、検出されたオフセット角周波数を打ち消す複素回転子を受信信号に乗算することにより、周波数オフセットを補償するものなので、安価な周波数発振器を用い、デジタル回路で構成でき、その結果安価な構成で、且つ無調整で安定した動作が可能である。

【0018】まず、本発明に係るAFC回路の構成について図1を使って説明する。図1は、本発明に係るAFC回路の構成を示す構成ブロック図である。尚、図3と同様の構成をとる部分については同一の符号を付して説明する。

【0019】本発明のAFC回路は、従来のAFC回路と同様の部分として、直交検波器1と、2つのLPF2-1、2-2とから構成され、更に本発明の特徴部分として、発振器11と、2つのA/Dコンバータ14-1、14-2と、複素乗算部15と、判定部16と、再変調部17と、アークタンジェント演算部18と、遅延部19と、アークタンジェント演算部20と、減算器21と、遅延部22と、減算器23と、平均化部24と、周波数誤差キャンセル信号発生部25とが設けられている。

【0020】次に、本発明のAFC回路の各部について具体的に説明する。発振器11は、受信基準信号を発生し外部に供給する発振器であり、通常の固定周波数発振器である。直交検波器1は、発振器11から出力される互いに直交する2つの受信基準信号で受信信号を検波し、互いに直交する2つの受信ベースバンド信号である同相(I相)成分 $I_r$ と、直交(Q相)成分 $Q_r$ を出力する回路である。LPF2-1、2-2は、従来と同様に、それぞれ直交検波器1からのI相成分とQ相成分の受信ベースバンド信号の帯域を制限するフィルタである。

【0021】A/Dコンバータ14-1、14-2は、それぞれLPF2-1、2-2通過後の2つの受信ベースバンド信号をA/D変換し、変換結果のデジタル値を出力するコンバータである。ここで、デジタル値に変換された結果は、以降I相成分を実数、Q相成分を虚数とする複素数として取り扱う。

【0022】複素乗算部15は、A/Dコンバータ14-1、14-2の出力する受信ベースバンド信号と、周波数誤差キャンセル信号発生部25から出力される後述する複素回転子との複素乗算を行いその結果を出力する回路である。

【0023】判定部16は、複素乗算部15において周波数制御された後の受信ベースバンド信号をしきい値判定し、その結果を判定データ(ディジット: デジタル値)として出力する回路である。

【0024】再変調部17は、判定部16から出力され

る判定データの再変調を行い、送信機変調波のレプリカ信号 $I_n$ 、 $Q_n$ を発生する回路である。実際には判定データ(デジタル値)を送信機変調方式に合わせて再度シンボル空間配置をすればよく、データパタンからシンボル空間配置変換を行う簡単なテーブルで実現可能である。

【0025】アークタンジェント演算部18は、再変調部17の出力する変調波レプリカ信号のI相、Q相信号レベル $I_n$ 、 $Q_n$ よりアークタンジェント演算 $\tan^{-1}(I_n/Q_n)$ を行い、位相角 $\theta_n$ を結果として出力する回路である。実際には、変調波レプリカ信号は特定の値しか取らないので(例えば、QPSK(Quadrature Phase Shift-Keying)の場合 $(I, Q) = (1, 1), (1, -1), (-1, 1), (-1, -1)$ の4種)、簡単な変換テーブルで実現可能である。

【0026】遅延部19は、A/Dコンバータ14より出力されるデジタルの受信ベースバンド信号を一定時間遅延し出力する回路でシフトレジスタ等で構成できる。ここで、遅延部19における遅延時間は、複素乗算部15、判定部16、再変調部17でのそれぞれの処理遅延時間を加算した時間を設定するもので、このように設定することにより後述する減算器21への2つの入力のタイミングを調整している。

【0027】アークタンジェント演算部20は、遅延部19より出力される遅延後の受信ベースバンド信号のI相、Q相の信号レベル $I_r$ 、 $Q_r$ よりアークタンジェント演算 $\tan^{-1}(I_r/Q_r)$ を行い位相角 $\theta_r$ を結果として出力する回路である。実際には $I_r$ 、 $Q_r$ から得られる位相角 $\theta_r$ は一意に決定するので、予め演算結果をテーブルに用意し実現することができる。

【0028】減算器21は、アークタンジェント演算部18より出力される位相角 $\theta_n$ と、アークタンジェント演算部20より出力される位相角 $\theta_r$ との減算を行い、その結果を位相誤差 $\theta_{\text{ERROR}}$ として出力する回路である。遅延部22は、減算器21より出力される位相誤差 $\theta_{\text{ERROR}}$ を一定時間遅延して出力する回路でシフトレジスタ等で構成できる。減算器23は、減算器21より出力される位相誤差 $\theta_{\text{ERROR}}$ と、遅延部22より出力される遅延後の $\theta_{\text{ERROR}}$ との減算を行い、単位時間当たりの $\theta_{\text{ERROR}}$ の増分(又は減分)を求め、その結果をオフセット角周波数 $\Delta\omega$ として出力する回路である。

【0029】平均化部24は、減算器23より出力されるオフセット角周波数 $\Delta\omega$ を一定時間で平均化して雑音の影響を抑圧し、その結果を平均化オフセット角周波数 $\Delta\omega_{\text{AVR}}$ として外部に出力する回路である。

【0030】周波数誤差キャンセル信号発生部25は、平均化部24より出力される平均化オフセット角周波数 $\Delta\omega_{\text{AVR}}$ を打ち消す複素回転子 $e^{*1}(*1 = -j\Delta\omega_{\text{AVR}} \cdot t)$ を複素乗算部15に出力する回路である。

【0031】次に、本発明のAFC回路における動作に

ついて、図1を使って説明する。本発明のAFC回路において、受信信号は直交検波器1に入力され、直交検波器1で発振器11から供給される受信基準信号により検波され、I相成分及びQ相成分それぞれが受信ベースバンド信号として出力される。ここで発振器11は高価なVCOではなく通常の固定周波数発振器であるので、完全に同期はしていないものの、送信搬送波に近い周波数で検波を行うことができる準同期検波となる。

【0032】そして、直交検波器1から出力された受信ベースバンド信号は、I相成分及びQ相成分それぞれがLPF2-1, 2-2で帯域制限され、A/Dコンバータ14-1, 14-2でデジタル数値化され、A/Dコンバータ14-1からのI相成分のデジタル値を実数とし、A/Dコンバータ14-2からのQ相成分のデジタル値を虚数とする複素数として複素乗算部15の一方に入力される。

【0033】ここで、複素乗算部15の一方に入力された受信ベースバンド信号は、前述の通り準同期検波であるため、(送信搬送波周波数-受信基準信号周波数) =  $\Delta f$  の周波数オフセットを有していることになる。ここで $\Delta f$ に相当する角周波数を $\Delta\omega$ とすると、 $\Delta\omega = 2\pi\Delta f$ である。よって、受信ベースバンド信号ベクトルは複素平面上で角周波数 $\Delta\omega$ で回転している。即ち、複素回転子 $e^{*2}$  ( $*2 = j\Delta\omega \cdot t$ ) ( $t$ は時間)が送信信号に乗算された動作となっている。

【0034】よって、もしここで複素乗算部15に入力されるもう一方に $\Delta\omega$ をキャンセルするように $e^{*3}$  ( $*3 = -j\Delta\omega \cdot t$ ) ( $t$ は時間)が入力されると仮定すれば、複素乗算部15の出力では周波数オフセットがキャンセルされた受信ベースバンド信号を得ることができ、次段である判定部16にて劣化のない復調が可能となる。以上から、判定部16では周波数オフセットが除去された状態での正常な判定動作を行うことができるはずである。

【0035】そこで、複素乗算部15のもう一方に $e^{*3}$ を入力するための動作について以降説明する。当初周波数誤差キャンセル信号発生部25からの出力は発生せず、複素乗算部15におけるもう一方の入力は無いものとして、A/Dコンバータ14-1, 14-2からの出力がそのまま判定部16に入力されて、しきい値判定される。そして、判定部16で得られた判定データが再変調部17に取り込まれ、判定データを再信号点配置することにより再変調される。

【0036】そして、再変調部17から出力される変調波レプリカ信号の同相成分 $I_n$ と直交成分 $Q_n$ よりアークタンジェント演算部18でアークタンジェント演算 $\tan^{-1}(I_n/Q_n)$ が為されてその位相角 $\theta_n$ が求められ減算器21の片側へ入力される。

【0037】一方、A/Dコンバータ14-1, 14-2から出力される受信ベースバンド信号の同相成分 $I_r$ と直

交成分 $Q_r$ は、遅延部19において減算器21への2つの入力のタイミングが一致するように一定時間遅延された後、アークタンジェント演算部20に入力されアークタンジェント演算 $\tan^{-1}(I_r/Q_r)$ が為されてその位相角 $\theta_r$ が求められ減算器21のもう一方の側へ入力される。

【0038】そして、減算器21においてアークタンジェント演算部20から出力された位相角 $\theta_r$ とアークタンジェント演算部18から出力された位相角 $\theta_n$ の差分をとって位相誤差 $\theta_{\text{ERROR}}$ が得られる。尚ここで位相角 $\theta_r$ は前述の通り遅延部19によって遅延され、減算器21に入力される位相角 $\theta_r$ 、 $\theta_n$ が時間的に一致するように設定されている。

【0039】つまり、ある瞬間に受信された信号を $S_T$ とし、そのときの位相角を $(\theta_r)_T$ とすると、 $S_T$ を判定部16にて判定し、得られた判定データを再変調部17にて再変調し、その再変調信号(変調波レプリカ信号)をアークタンジェント演算部18にて演算して得られた位相角 $(\theta_n)_T$ と、アークタンジェント演算部20から出力される位相角 $(\theta_r)_T$ は同一のタイミングで減算器21に入力される。よってこの減算器21の出力には、ある瞬間における基準位相 $(\theta_n)_T$ と受信信号位相 $(\theta_r)_T$ との位相差 $(\theta_{\text{ERROR}})_T$ が出力されることになる。

【0040】ここで、明らかに $\theta_{\text{ERROR}}$ は $\Delta\omega$ の積分 $\theta_{\text{ERROR}} = \int \Delta\omega dt = \Delta\omega \cdot t$  ( $t$ は時間)である。

【0041】次に、減算器21で得られた位相差 $\theta_{\text{ERROR}}$ は減算器23の片側へ入力される。一方、位相差 $\theta_{\text{ERROR}}$ は遅延部22にて一定時間( $\Delta t$ とする)遅延されて、減算器23のもう一方に入力され、減算器23で減算され、遅延部22の設定した遅延時間当たりの位相誤差 $\theta_{\text{ERROR}}$ の増分(又は減分)が得られる。

【0042】ここで、減算器23の出力は遅延部22における遅延時間 $\Delta t$ 当たりの位相誤差 $\theta_{\text{ERROR}}$ の増分(又は減分)であるから、上式よりこれはオフセット角周波数 $\Delta\omega$ に他ならない。また、遅延部22における遅延時間が単位時間であっても既知の値であれば $\Delta\omega$ が求められるのは言うまでもない。

【0043】最後に、減算器23で得られた角周波数 $\Delta\omega$ は平均化部24にて一定時間で平均化され雑音等の影響を抑圧した後、平均化オフセット角周波数 $\Delta\omega_{\text{AVR}}$ として周波数誤差キャンセル信号発生部25に入力され、この平均化オフセット角周波数 $\Delta\omega_{\text{AVR}}$ を打ち消す複素回転子 $e^{*1}$  ( $*1 = -j\Delta\omega_{\text{AVR}} \cdot t$ )が周波数誤差キャンセル信号発生部25から複素乗算部15に供給される。

【0044】その結果、複素乗算部15では前述の通り複素回転子 $e^{*2}$  ( $*2 = j\Delta\omega \cdot t$ )の周波数オフセットを有した受信ベースバンド信号と、周波数誤差キャン

セル信号発生部25からの複素回転子 $e^{*1}$  ( $*1 = -j\Delta\omega_{AVR} \cdot t$ ) との複素乗算を行い、結果として周波数オフセットのない受信ベースバンド信号を得ることができ、判定部16では周波数オフセットが除去された状態での正常な判定動作を行い、判定データを出力することができるようになる。

【0045】次に、本発明のAFC回路を実際に用いた場合の特性について、図2を使って説明する。図2は、本発明のAFC回路を直接拡散CDMA（一次変調QPSK）装置に応用した時の特性の実用例を示す説明図である。

【0046】装置の緒言を簡単に説明すると、伝送データレート40Kビット/秒、拡散率256、チップレートは5.12Mチップである。そして、図2の縦軸はビットエラーレート（BER）、横軸は周波数オフセット（kHz）である。ただしBERは送信データ数と受信データの誤り数の比（受信誤りデータ数/送信データ数）で示される。また、図2に示した特性は1ビット当たりのエネルギー $E_0$ と雑音スペクトラム密度 $N_0$ の比 $E_b/N_0$ ：

：信号対雑音比 $S/N$ をビットレートで規格化した値の対数値 $=10\text{ dB}$ 一定として測定したものである。そして、図中▲はAFC無しの特性であり、◆は本発明におけるAFC時の特性である。

【0047】図2より明らかなように、AFC無しの時は周波数オフセットが $\pm 1\text{ kHz}$ 以内で一桁以上のBERの劣化が生じているが、本発明におけるAFCを使用すると劣化は緩やかとなりBERが一桁劣化するのに約7kHzの幅が得られていることが分かる。

【0048】本発明のAFC回路によれば、通常の固定周波数発振器である発振器11からの受信基準信号により準同期検波した受信信号について、変調波レプリカ信号、受信ベースバンド信号それぞれの信号点における位相角を利用しオフセット角周波数 $\Delta\omega$ を検出し、それを打ち消すような複素回転子を与えることによって周波数オフセットを補償するものである。高価なVCOを使用せず安価な構成でAFCを実現することができる効果がある。

【0049】また、本発明のAFC回路によれば、受信信号を直交検波器1で検波し、LPF2で帯域制限した受信ベースバンド信号をA/Dコンバータ14でディジタル値に変換するので、後段の無調整化と接続の容易性

を図ることができ、また回路全体のIC化を容易にできる効果がある。

【0050】また、本発明のAFC回路によれば、受信信号のオフセット角周波数 $\Delta\omega$ を検出するための構成として、変調波レプリカ信号を発生する再変調部17と、直交成分から位相角を算出するアークタンジェント演算部18、20は簡単なテーブルで構成でき、その結果から減算器と遅延部19、22でオフセット角周波数 $\Delta\omega$ を検出するので、回路規模の小さいテーブルや減算器で検出機能を実現でき、IC化を容易にできる効果がある。

【0051】

【発明の効果】請求項1、2記載の発明によれば、受信信号を検波し、互いに直交する同相成分（I相成分）を実数と、直交成分（Q相成分）を虚数とする複素数にて扱い、検波した信号をしきい値判定した結果から再変調を行って位相角を発生させ、再変調された信号に同期するよう遅延させた検波信号の位相角を発生させて兩位相角の位相誤差を求め、位相誤差から単位時間当たりの位相誤差の変化量を求め、更に変化量の平均値を求め、平均値から検波信号に対する周波数誤差をキャンセルする信号を発生させ、検波信号と周波数誤差をキャンセルする信号を複素乗算するAFC回路としているので、高価な電圧制御発振器を不要とし、安価な構成で且つ無調整で安定した動作を実現できる効果がある。

【図面の簡単な説明】

【図1】本発明に係るAFC回路の構成を示す構成ブロック図である。

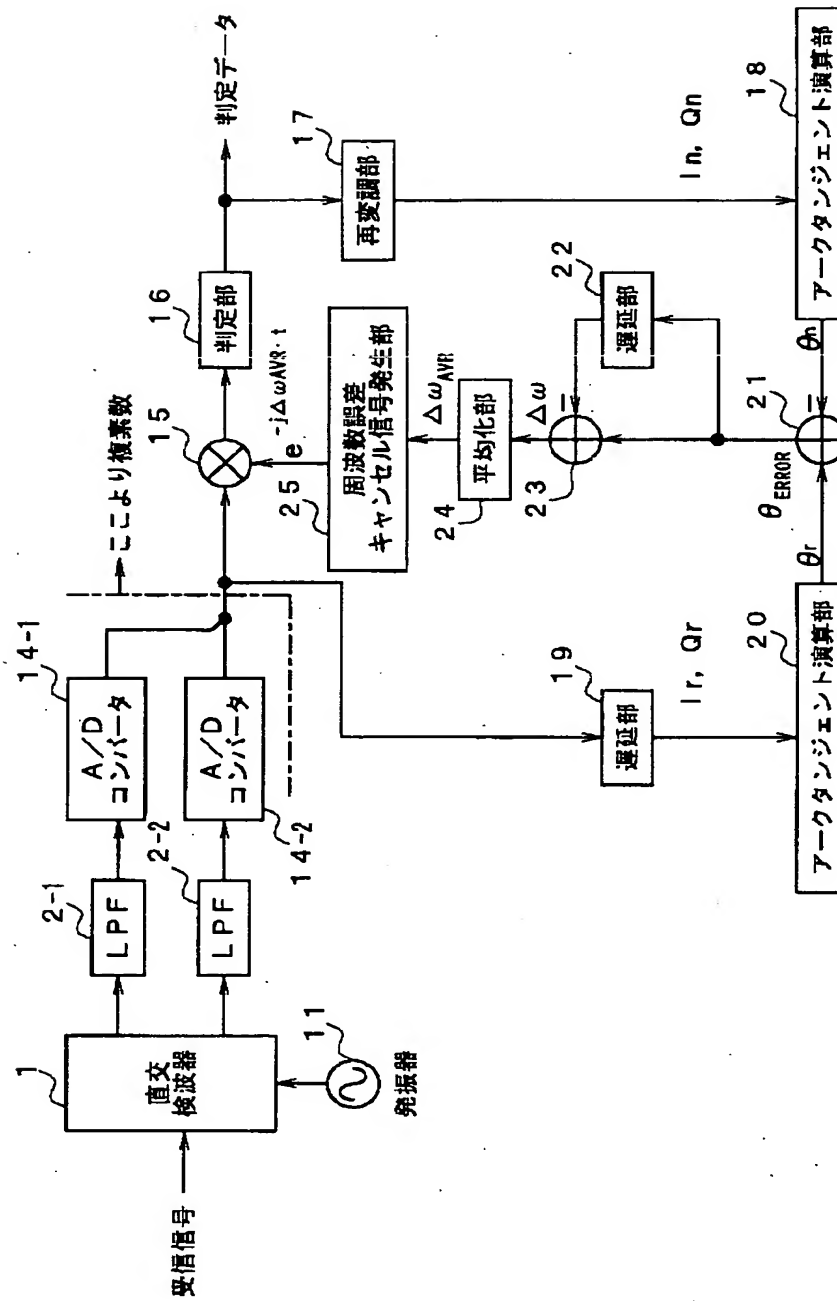
【図2】本発明のAFC回路を直接拡散CDMA（一次変調QPSK）装置に応用した時の特性の実用例を示す説明図である。

【図3】従来のAFC回路の一構成例を示すブロック図である。

【符号の説明】

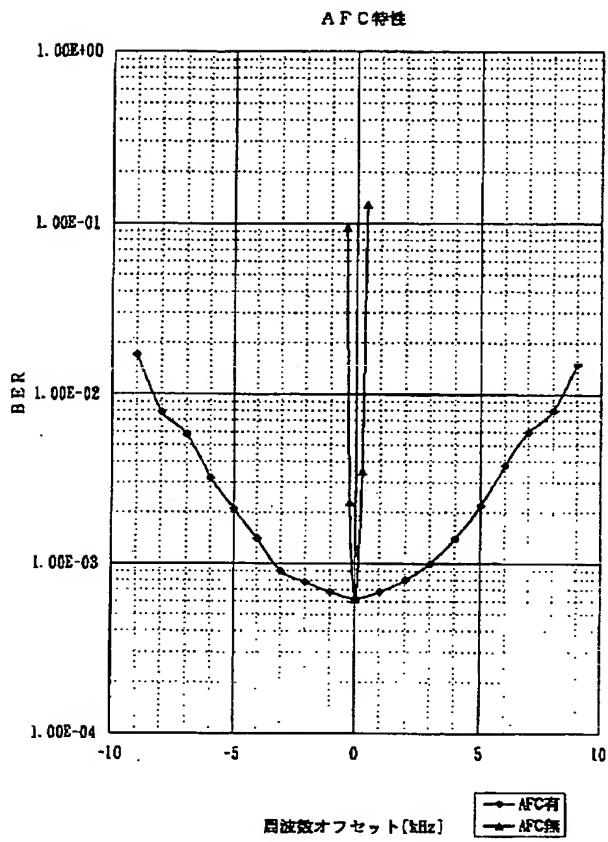
1…直交検波器、 2…LPF、 3…周波数誤差検出部、 4…ループフィルタ、 5…電圧制御発振器、 14…A/Dコンバータ、 15…複素乗算部、 16…判定部、 17…再変調部、 18、20…アークタンジェント演算部、 19、22…遅延部、 21、23…減算器、 24…平均化部、 25…周波数誤差キャンセル信号発生部

【图 1】





【図2】



【図3】

